

UNIVERSITÀ DEL SALENTO
DIPARTIMENTO DI MATEMATICA E FISICA
"ENNIO DE GIORGI"
Corso di laurea in fisica

TESI DI LAUREA TRIENNALE

Misure di caratterizzazione di un chip RD53A

Relatrice: Prof.ssa Stefania Spagnolo
Correlatore: Prof. Enrico Junior Schioppa

Laureanda: Regina Castrovilli

2018/2019

Indice

Introduzione	1
1 Introduzione ai rivelatori di particelle a pixel di silicio	4
1.1 Caratteristiche elettroniche del silicio	5
1.2 Effetti del passaggio di una particella carica relativistica in uno strato di silicio	6
1.3 La giunzione p-n polarizzata inversamente come rivelatore di particelle	9
1.3.1 Rivelatore a pixel	12
2 Il chip per pixel al silicio RD53A	14
2.1 Funzioni del chip e caratteristiche generali	14
2.2 Tipiche procedure di tuning e test del chip RD53A	17
3 Primi test di lettura di un chip RD53A	22
3.1 Acquisizione dati	23
3.1.1 Risultati	23
3.1.2 Mappe di occupazione	23
3.1.3 Studio della soglia	26
3.1.4 Distribuzione del Time Over Threshold	28
3.2 Conclusioni	28

Introduzione

Il circuito integrato RD53A è stato progettato seguendo specifiche approvate nell'autunno 2015 dopo un lungo processo di scrutinio delle esigenze a cui esso deve soddisfare, condotto dalle collaborazioni ATLAS e CMS. Esso è un prototipo, a scopo di test, di dimensioni $20 \times 11.6 \text{ mm}^2$, con un design della matrice di pixel non uniforme, cioè composto da diversi front-end. Il test del prototipo e le revisioni conseguenti del progetto comporteranno la scelta di uno di questi. Il chip finale sarà utilizzato per la lettura dei rivelatori a pixel ibridi dei due esperimenti nella presa dati che partirà nel 2027.

ATLAS e CMS, sono esperimenti di fisica delle particelle presso il Large Hadron Collider del CERN, l'organizzazione europea per la ricerca nucleare che è il più grande laboratorio al mondo di fisica delle particelle. Fondato nel 1954 è una delle prime joint venture europee che vede l'Italia tra gli stati membri sin dal primo giorno.

ATLAS e CMS sono esperimenti che sfruttano le collisioni frontali di protoni con energie nel centro di massa pari a 14 TeV. I due esperimenti sono collocati ciascuno attorno a un punto di collisione dei fasci di protoni. I rivelatori che compongono tali punti sono capaci di misurare l'energia e l'impulso di fotoni, elettroni, muoni e altre particelle create nell'urto.

Il più interno tra i rivelatori è il tracciatore a silicio composto da un insieme di rivelatori all'interno di un magnete solenoidale che genera un campo magnetico per ATLAS pari a 2 Tesla e per CMS pari a 4 Tesla. In questo elaborato si introduce un tipo di rivelatore a silicio, chiamato a pixel ibrido, costituito da due strati di silicio, il sensore sensibile al passaggio di particelle ionizzanti e il chip di read-out deputato a implementare le funzioni di elaborazione veloce e lettura dei segnali prodotti dal sensore.

Il tracciatore costituito da diversi strati di rivelatori a pixel o a strip permette di ricostruire, punto per punto, la traccia della particella carica, curvata dal campo magnetico. I rivelatori a pixel forniscono i punti misurati con maggior precisione lungo la traccia.

Nel capitolo 1 di questo elaborato si descrive l'interazione delle particelle cariche con il silicio di cui è fatto il rivelatore a pixel discutendo la perdita media di energia per unità di spessore, descritta dalla formula di Bethe-Bloch. Successivamente si introduce la giunzione p-n polarizzata inversamente che è alla base del principio di funzionamento del rivelatore a semiconduttore.

Nel capitolo 2 si descrive il chip di readout RD53A, composto da una matrice di pixel in cui si distinguono tre regioni caratterizzate da una diversa implementazione dell'elettronica analogica di front-end e se ne analizzano le funzioni.

Si descrivono, inoltre, le procedure tipiche di tuning e test di RD53A che permettono di caratterizzare il chip, di definire il valore della soglia di discriminazione globale e di pixel e, infine, di calibrare la risposta in energia dei pixel.

Lo studio riportato nel capitolo 3 è stato prodotto sul primo prototipo del chip RD53A

che è stato disponibile nel laboratorio della Sezione INFN di Lecce e del dipartimento di matematica e fisica dell'Università del Salento. I dati sono stato acquisiti a scopo di test della catena di lettura del chip, senza effettuare le procedure di tuning necessarie a fissare il comportamento del chip e ottimizzarne la performance. Tuttavia, lo studio della risposta a valori variabili della carica di calibrazione in ingresso ha permesso di verificare le caratteristiche di massima del comportamento del chip e di trarre indicazioni sullo stato dei registri che determinano la soglia di discriminazione e la risposta in energia dei pixel.

Capitolo 1

Introduzione ai rivelatori di particelle a pixel di silicio

Il rivelatore a pixel è un dispositivo composto da un alto numero di pixel, sensibile al passaggio di particelle ionizzanti, utilizzato in esperimenti agli acceleratori di particelle come LHC [1](il Large Hadron Collider). Grazie alla eccellente risoluzione spaziale, essi utilizzano rivelatori composti da pixel per ricostruire i tratti iniziali delle tracce delle particelle prodotte negli urti tra i fasci di alta energia. LHC è l'acceleratore più grande e potente esistente e fa collidere due fasci di protoni accelerati all'energia di 14 Teraelettronvolt, che, circolando in direzioni opposte, si incrociano in punti dove il tunnel si allarga per dare spazio ai rivelatori. Oltre all'accuratezza, anche la granularità del rivelatore fa sì che siano identificabili singolarmente tracce molto vicine prodotte in interazioni con centinaia di particelle nello stato finale.

Attorno al punto di incrocio dei fasci si collocano sistemi di tracciamento costituiti da un insieme di sensori al silicio dello spessore paragonabile al diametro di un capello umano, organizzati secondo un'opportuna geometria [2].

La presenza di un campo magnetico uniforme e orientato parallelamente ai fasci, fa sì che le particelle cariche formatesi dopo la collisione, seguano una traiettoria ad elica, la cui curvatura permette di misurarne il momento.

In particolare, la risoluzione spaziale sul singolo punto, dell'ordine delle decine di micron, ha fatto sì che i rivelatori a pixel abbiano reso possibile lo studio di particelle con vite medie dell'ordine del ps che si propagano per qualche centinaia di micron prima di decadere, come ad esempio, gli adroni contenenti un quark b [3].

Si possono distinguere il rivelatore a pixel ibrido e il rivelatore a pixel monolitico. Il primo è composto da due elementi, uno dei quali è il sensore che genera segnale elettrico al passaggio della particella e l'altro è costituito da un'elettronica di lettura (front-end). Entrambi sono segmentati allo stesso modo e collegati tra loro tramite bump bonding, cioè piccolissime sfere metalliche posizionate in corrispondenza di ogni pixel.

Il secondo, invece, è costituito da un solo substrato, solitamente in silicio, in cui sono integrate sia la componente sensibile che l'elettronica di lettura. Nella figura 1.1 è rappresentato un rivelatore a pixel ibrido.

In questo elaborato ci si occupa di tale rivelatore.

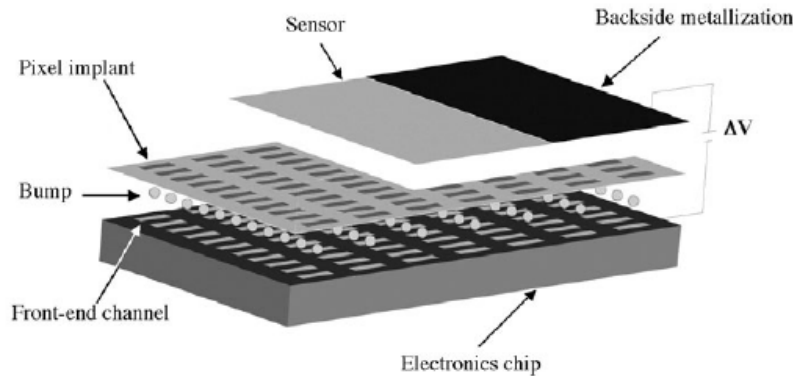


Figura 1.1: Schematizzazione di un rivelatore a pixel ibrido [3]

1.1 Caratteristiche elettroniche del silicio

Il comportamento del sensore al silicio di un rivelatore a pixel è determinato dalle caratteristiche generali di tale materiale. Un solido costituito da atomi di silicio, infatti, essendo un semiconduttore, ha caratteristiche elettroniche tali da poter essere sfruttato ai fini della rivelazione. Per i solidi cristallini, in generale, risolvendo l'equazione di Schrödinger, si ottiene la struttura a bande dei livelli energetici. In base alla posizione delle singole bande si ha una categorizzazione del singolo materiale. In generale gli elettroni vincolati nei legami del reticolo occupano gli stati relativi alla banda di valenza, mentre, gli elettroni che si possono muovere liberamente attraverso il reticolo occupano gli stati che costituiscono la banda di conduzione. Nel caso dei metalli tali bande si sovrappongono, mentre, invece, negli isolanti il gap energetico tra banda di valenza e banda di conduzione è così elevato (≈ 10 eV) da non permettere un trasferimento di un alto numero di elettroni dall'una all'altra banda necessario alla conduzione a temperatura ambiente. In figura 1.2 è raffigurata la struttura a bande per diversi materiali. La caratteristica fondamentale di tale configurazione per il semiconduttore,

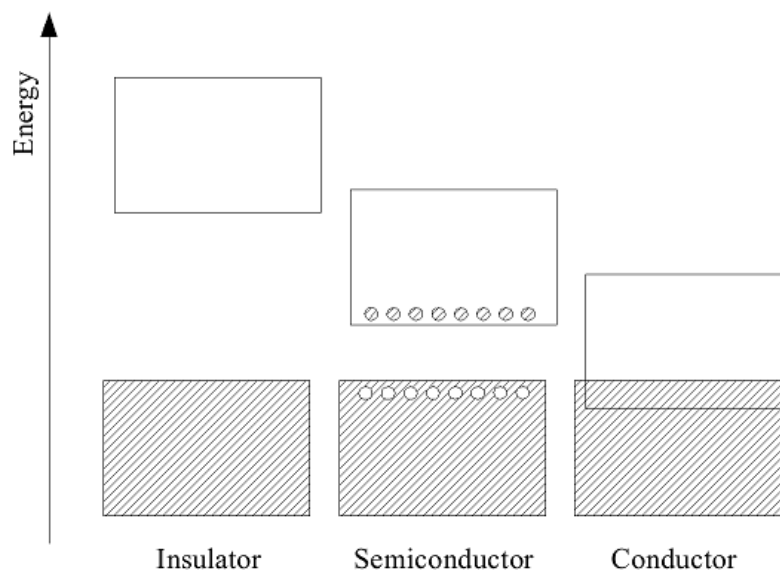


Figura 1.2: Struttura a bande per diversi materiali

contrariamente all'isolante, è che il gap energetico tra la banda di valenza e la banda di conduzione è relativamente piccolo (1.14 eV per il Silicio), dato che l'energia di legame degli elettroni con gli atomi non è molto elevata. I cristalli di Silicio, infatti, sono costituiti da atomi tetravalenti legati in una struttura cristallina periodica la cui cella unitaria è rappresentata nella figura 1.3. L'energia termica media della struttura è

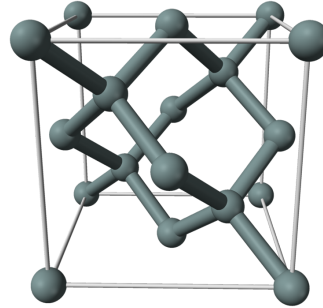


Figura 1.3: Cella elementare del silicio: struttura cubica a facce centrate

comparabile con l'energia di legame dei singoli elettroni e questo favorisce l'eccitazione di quest'ultimi verso la banda di conduzione.

1.2 Effetti del passaggio di una particella carica relativistica in uno strato di silicio

Quando una particella carica attraversa il silicio, essa interagisce con gli atomi del materiale per effetto di interazioni elettromagnetiche con i loro costituenti carichi elettricamente.

Si possono avere urti tra le particelle e un elettrone atomico del materiale e urti tra le particelle e un nucleo del materiale. In generale queste collisioni possono essere elastiche o anelastiche:

- in una collisione elastica: l'energia della particella incidente si conserva ma la traiettoria viene modificata; il susseguirsi di urti multipli causa una randomizzazione della traiettoria. Questo fenomeno è denominato scattering multiplo Coulombiano;
- in una collisione anelastica: la particella incidente cede al bersaglio una frazione della sua energia variabile tra 0 e un valore massimo cinematicamente permesso che dipende dalle masse delle particelle coinvolte e dalla velocità del proiettile.

Per delle collisioni inelastiche, l'energia ceduta al materiale determina l'eccitazione necessaria degli elettroni del silicio verso la banda di conduzione, si ottiene, quindi, il segnale elettrico della particella ionizzante, osservabile dall'elettronica di front-end.

Un pixel che genera un segnale fornisce l'informazione sul punto dello spazio da cui è passata la particella ionizzante.

Nell'attraversamento dello spessore Δx la particella perde energia ΔE e la formula di Bethe-Bloch ne descrive il valore medio per uno spessore unitario. ΔE , inoltre, è una quantità soggetta a fluttuazioni e per via dei processi stocastici che la determinano la

sua distribuzione di probabilità è la distribuzione di Landau.

Formula di Bethe-Bloch

Le particelle cariche cedono una parte della loro energia al materiale attraverso processi di scattering. La perdita di energia media per unità di spessore è [3]:

$$-\left\langle \frac{dE}{dx} \right\rangle = \rho K z^2 \frac{Z}{A} \frac{1}{\beta^2} \left(\frac{1}{2} \ln \frac{2m_e c^2 \beta^2 \gamma^2 T_{max}}{I^2} - \beta^2 \right), \quad (1.1)$$

con

- $\frac{dE}{dx}$: perdita di energia della particella data in eV/cm
- $K : 0.307075 MeV cm^2 mol^{-1}$ [3]
- z : carica della particella che attraversa il materiale in unità di carica elettronica
- Z : numero atomico del mezzo attraversato (14 per il silicio)
- A : massa atomica del mezzo attraversato (28 per il silicio)
- ρ : densità del materiale
- $m_e c^2$: energia a riposo dell'elettrone (0.511 MeV)
- β : velocità della particella che attraversa il materiale in unità di c , velocità della luce
- γ : Fattore di Lorentz
- I : Energia media di eccitazione (173 eV per il silicio)
- T_{max} : Energia massima che può essere trasferita ad un elettrone del materiale in un singolo urto con la particella incidente

In tale formula la perdita di energia per unità di spessore dipende da due fattori fondamentali:

- parametri del materiale costituiti dai termini A , Z , ρ , I ;
- parametri della particella incidente costituiti dai termini β e γ e, indirettamente, la massa M .

La densità di massa ρ è uno dei più importanti parametri del materiale dato che l'energia persa della particella risulta direttamente proporzionale ad essa. Per far sì che la formula di Bethe-Bloch dipenda unicamente dalla velocità della particella incidente, anziché lasciare che vari su una vasta gamma di materiali, la si riscrive dividendola

per lo spessore di massa ρ , esprimendo così la perdita di energia media per unità di spessore di massa $dE/\rho dx$:

$$-\left\langle \frac{dE}{\rho dx} \right\rangle = -\frac{1}{\rho} \left\langle \frac{dE}{dx} \right\rangle = z^2 \frac{Z}{A} f(\beta, I), \quad (1.2)$$

Dato che il rapporto $\frac{Z}{A}$ è pressochè costante, la grandezza definita in 1.2 e misurata in $MeV/g\ cm^2$, è quasi indipendente dal tipo di materiale, varia solo al variare della velocità della particella stessa.

Nella figura 1.4 è rappresentato l'andamento della funzione di Bethe-Bloch per diverse

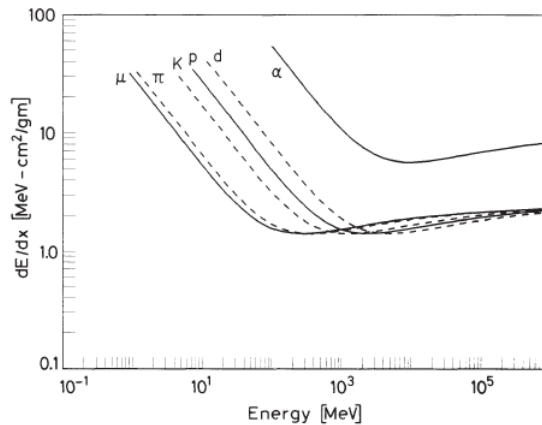


Figura 1.4: Andamento del rate di perdita di energia dE/dx come funzione dell'energia per diverse particelle [4]

particelle. La curva presenta un minimo per $\beta\gamma \simeq 3$ e cresce lentamente per $\beta\gamma \rightarrow \infty$. Le particelle relativistiche cariche che si trovano nelle condizioni di minimo prendono il nome di mip (minimum ionizing particle).¹ L'energia corrispondente alla condizione di mip, inoltre, dipende dalla massa della particella incidente; le particelle più pesanti raggiungono il minimo a energie maggiori e per grandi valori di γ la perdita di energia tende ad un valore costante.

Per il silicio si ha una perdita media di energia, al minimo, pari a $1.66\ MeV\ cm^2/g$ che per una densità di $2.33\ g/cm^3$ equivale a $389\ eV/\mu m$. Dato che nel silicio sono necessari $3.6\ eV$, in media, per generare una coppia elettrone-lacuna, si può dedurre che al passaggio di una mip sono prodotte in media 110 coppie per μm .

Distribuzione di Landau

La formula di Bethe-Bloch restituisce il valore medio della perdita di energia che risulta da un numero grande ma casuale di collisioni in ciascuna delle quali l'energia persa varia da zero a T_{max} . A parità di energia iniziale della particella e di spessore di silicio attraversato, si osservano fluttuazioni dell'energia rilasciata al mezzo. Per studiare la distribuzione di queste fluttuazioni si fanno tre assunzioni fondamentali:

- La perdita di energia è trascurabile rispetto all'energia della particella;

¹Si parla di mip anche per energie nettamente superiori al minimo dato che la curva di Bethe-Bloch risale lentamente per $\beta\gamma > 3$

- La perdita di energia media è piccola rispetto al massimo possibile in una collisione;
- La perdita di energia media è grande rispetto all'energia di legame degli elettroni del silicio.

Il parametro k che caratterizza la forma della distribuzione di probabilità di tali fluttuazioni attorno al valore medio è definito come:

$$k = \frac{\Delta_{BB}}{T_{max}} \quad (1.3)$$

cioè k è il rapporto tra la perdita media di energia Δ_{BB} e la massima energia trasferibile ad un elettrone del silicio.

Al variare di k varia la simmetria della distribuzione attorno al valore medio, infatti [4]:

- per $k \leq 0.01$: cioè nel caso di un assorbitore sottile la distribuzione di Landau fornisce una buona descrizione dei dati;
- per $0.01 < k < 10$: assorbitore di spessore intermedio, la teoria di Symon e Vavilov risulta più accurata;
- per $k \geq 10$: assorbitore spesso, la distribuzione è con buona approssimazione Gaussiana per effetto del teorema del limite centrale [4].

Nel caso di un rivelatore a pixel di silicio ci si trova, spesso, nella situazione in cui $k \leq 0.01$ e quindi la distribuzione della perdita media dell'energia sarà quella di Landau. La distribuzione è fortemente asimmetrica, con una coda ad alte energie, come si evince dalla figura 1.5. Tale caratteristica è dovuta ai raggi δ che vengono prodotti dalle collisioni tra particella ionizzante e atomi del silicio. Essi sono eventi statisticamente rari ma che producono le grandi fluttuazioni ad alta energia perchè portano con sé un'energia considerevolmente maggiore della media, così da propagarsi nel silicio e produrre coppie elettrone-lacuna lungo la loro traiettoria [3]. Al livello sperimentale si deve tener conto della fluttuazione prodotta dal rumore elettronico il cui contributo si somma alla distribuzione stessa. Pertanto le distribuzioni misurate risultano avere la forma di una distribuzione di Landau convoluta con una Gaussiana.

1.3 La giunzione p-n polarizzata inversamente come rivelatore di particelle

La probabilità di occupazione dei livelli energetici delle bande di un semiconduttore segue la statistica di Fermi-Dirac:

$$f(E) = \frac{1}{e^{\frac{E-E_f}{kT}} + 1} \quad (1.4)$$

dove k è la costante di Stefan-Boltzman, E_f è l'Energia di Fermi, cioè l'energia del più alto livello occupato di un sistema di fermioni allo zero assoluto e T è la Temperatura

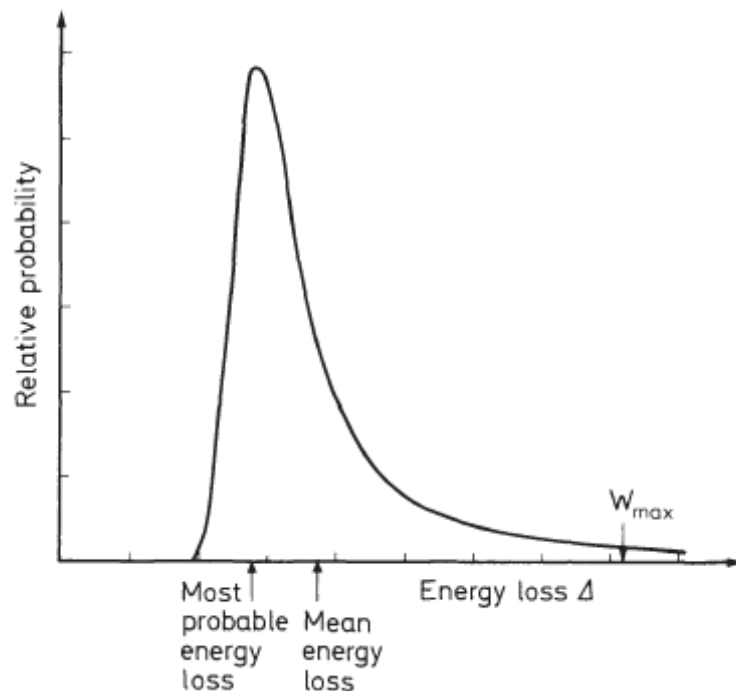


Figura 1.5: Distribuzione della perdita di energia per un assorbitore sottile

a cui si trova il singolo elettrone.

In un semiconduttore si può parlare sia di portatori di carica negativi che positivi, infatti, in un semiconduttore accade che, per via di eccitazioni di vario tipo (eccitazione termica, elettrica..) i legami di alcuni elettroni con gli atomi si rompano e si rendono disponibili alla conduzione. Il posto vuoto lasciato da un elettrone, che prende il nome di lacuna, dotata di carica positiva, può essere occupato dall'elettrone di un legame vicino e propagarsi come un portatore di carica positiva. La carica elettrica, allora, è trasportata sia dagli elettroni che dalle lacune, rispettivamente i portatori di carica negativi e positivi.

Un semiconduttore ad una temperatura prossima a 0 K si comporta come un isolante dato che non sono disponibili cariche libere e gli elettroni non hanno energia sufficiente per passare dalla banda di valenza alla banda di conduzione.

A temperatura ambiente (≈ 300 K) alcuni elettroni sono liberi dai legami con gli atomi per via dell'energia termica fornita al cristallo e la conduzione diventa possibile, cioè si ha diffusione di elettroni verso la banda di valenza e quindi di lacune verso la banda di conduzione; in un semiconduttore intrinseco, cioè privo di impurezze, la concentrazione n è uguale alla concentrazione p .

Il valore di tale concentrazione a temperatura ambiente è pari a circa $1.45 \times 10^{10} \text{ cm}^{-3}$ per il silicio, cioè un atomo di Si ogni 10^{12} atomi risulta ionizzato. Se, per esempio, si considera uno strato di silicio spesso $300 \mu\text{m}$ e di area pari a 1 cm^2 , esso, se attraversato lungo lo spessore (perpendicolarmente alla superficie) da una particella carica, produce 3.3×10^4 coppie elettrone-lacuna, mentre contiene 4.35×10^8 portatori di carica liberi prodotti per eccitazione termica. Confrontando, quindi, la quantità di portatori di carica liberi intrinsecamente presente nel materiale con la quantità di portatori di carica generati al passaggio di una particella ionizzante, risulta evidente che il silicio

di per sè non presenta un rapporto tra il segnale (quantità di ionizzazione prodotta al passaggio di una particella ionizzante) e il rumore termico che ne consenta l'utilizzo come rivelatore.

Un semiconduttore estrinseco, invece, presenta impurità nella struttura cristallina per effetto di un drogaggio con atomi trivalenti o pentavalenti. Un semiconduttore che presenta uno o più atomi pentavalenti nella struttura, è un semiconduttore di tipo n, in cui un elettrone per ciascun atomo pentavalente, essendo debolmente legato ha un'alta probabilità di rompere il legame ed occupare la banda di conduzione. Un semiconduttore che presenta un atomo trivalente nella struttura è un semiconduttore di tipo p in cui per ogni atomo trivalente esiste una lacuna, ossia un portatore di carica (positiva), che ha un'alta probabilità di muoversi liberamente nel solido, essendo debolmente legata all'atomo stesso. In ogni caso, il prodotto delle concentrazioni dei portatori di carica liberi negativi (n) e positivi (p), all'equilibrio termico rimane costante e, in assenza di campi elettromagnetici statici o variabili interni o esterni, definisce la concentrazione intrinseca dei portatori di carica.

Per far sì che si abbia una giunzione di tipo p-n due semiconduttori uno con drogaggio di tipo n e uno con drogaggio di tipo p, inizialmente neutri, vengono posti a contatto l'uno con l'altro; i portatori di carica maggioritari di uno dei due lati, allora, si diffondono nell'altra regione ricombinandosi in corrispondenza dell'area di contatto. Dato

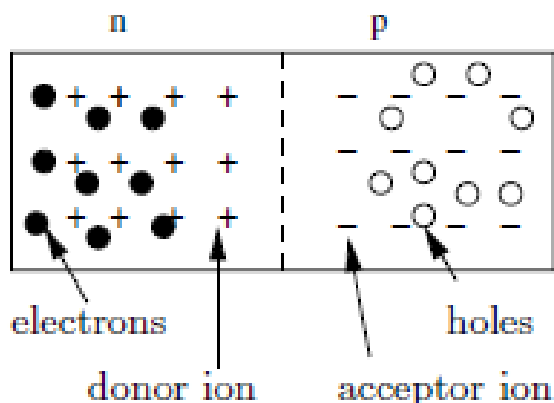


Figura 1.6: Illustrazione schematica della giunzione p-n [3]

che i portatori di carica maggioritaria si sono ricombinati, gli ioni fermi in corrispondenza dell'interfaccia generano un campo elettrostatico all'interno del reticolo, che si oppone al moto di diffusione e deforma le bande energetiche. Il potenziale V_{bi} (pari a circa 1 V) derivante da tale campo fa da barriera di potenziale per gli elettroni e le lacune. Nella regione in cui è presente il campo elettrico si ha, quindi, una regione con un limitato numero di portatori di carica liberi che prende il nome di depletion-layer o regione di svuotamento e costituisce il volume sensibile per la rivelazione delle particelle. La radiazione ionizzante genera coppie elettrone-lacuna che sono accelerate dal campo elettrico e il loro moto produce correnti indotte sugli elettrodi da cui si ottengono segnali elettrici utilizzabili per la rivelazione.

In generale lo spessore della regione di svuotamento risulta essere troppo piccolo e il campo elettrico intrinseco non è intenso abbastanza da fornire una necessaria velocità di drift per la corrente indotta che, quindi, risulta bassa. Per aumentare la regione

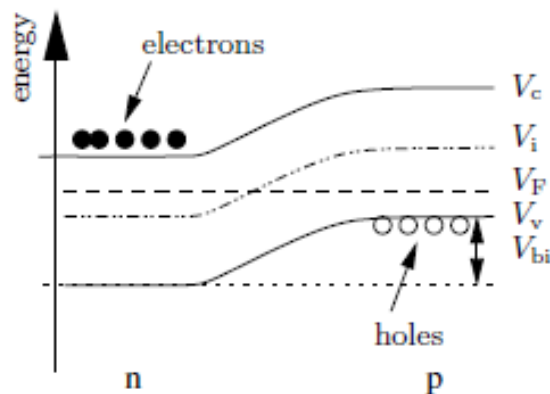


Figura 1.7: Struttura a bande di una giunzione p-n con presenza del potenziale di contatto [3]

utile per la rivelazione, si applica una polarizzazione inversa, con, cioè, il polo positivo di un generatore di tensione esterno, collegato alla zona n e viceversa per la zona p. Gli elettroni della zona n che si trovano vicino al bordo della regione di svuotamento tendono a spostarsi verso l'esterno della struttura così che si generano altri ioni scoperti; un processo analogo avviene per le lacune della zona p, di fatto esse si spostano verso l'esterno della struttura così da ottenere altri ioni scoperti. Tante più cariche si spostano, tanto più si ha una ricombinazione dei portatori di carica maggioritari così che aumenta la distribuzione di carica residua e di conseguenza la barriera di potenziale. Quest'ultima risulta essere la somma del potenziale applicato e del potenziale formatosi nella regione di contatto V_{bi} , dato che in polarizzazione inversa il potenziale applicato risulta essere dello stesso segno di V_{bi} .

1.3.1 Rivelatore a pixel

Un rivelatore a pixel di silicio è una matrice bidimensionale di giunzioni p-n asimmetriche, ad esempio con un maggiore drogaggio di tipo n piuttosto che di tipo p così da estendere al massimo la regione di svuotamento. Il drogaggio avviene applicando prima atomi donori al silicio con diverse tecniche, tra cui ad esempio l'impianto. Gli atomi droganti vengono ionizzati per poi essere accelerati da un intenso campo elettrico così da avere abbastanza energia per penetrare la struttura cristallina. Successivamente una quantità superiore di atomi accettori viene inserita con la stessa tecnica nel Silicio ormai drogato di impurezze di tipo n. In figura 1.8 è rappresentata schematicamente una tipica giunzione pn nel silicio in cui regioni di tipo p sono impiantate in un sottostato di tipo n, a formare la segmentazione a pixel del rivelatore.

Una volta estesa al massimo la regione di svuotamento, al passaggio di una particella attraverso tale area, si creano coppie di elettroni e lacune che migrano verso i rispettivi elettrodi generando, così, il segnale che viene processato dall'elettronica di lettura.

Si ha, però, ovviamente in una situazione reale, un limite seppur piccolo, alla capacità di rivelazione costituito dal rumore del rivelatore stesso. Tale rumore è dovuto a una corrente, ridotta ma esistente, che scorre all'interno del rivelatore stesso, tale corrente è chiamata corrente di leakage. Le sue origini sono principalmente due:

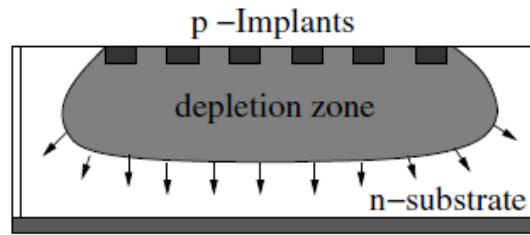


Figura 1.8: Schematizzazione Giunzione pn del Silicio [3]

- il flusso di cariche minoritarie che si spostano dalla regione n alla regione p e viceversa per diffusione lungo la giunzione (range di circa 1 nanoampere per cm^2).
- la propagazione da banda di valenza a banda di conduzione dei portatori minoritari, tipica di un semiconduttore a temperatura ambiente (range di pochi $\mu A/cm^2$).

Tanto più la regione di svuotamento si allarga tanto più il rumore aumenta dato che esso dipende dal volume [3].

Capitolo 2

Il chip per pixel al silicio RD53A

Il chip RD53A è un prototipo di un chip di readout per i sensori a pixel ibridi che saranno utilizzati per i rivelatori di tracciamento interni degli esperimenti ATLAS [5] e CMS [6] nei run ad alta luminosità di LHC. Tale chip è composto da una matrice di pixel, in ciascuno dei quali sono realizzate le funzioni di amplificazione, digitalizzazione e readout. Il chip RD53A contiene 192×400 pixel di $50 \times 50 \mu\text{m}^2$ ciascuno dei quali prevede un punto di saldatura, via bump-bonding, al corrispondente pixel del sensore. La regione periferica, situata ad un lato, è il luogo deputato al trasferimento di dati dal rivelatore al sistema di readout, allo scambio di comandi in entrata e in uscita e alla memorizzazione e distribuzione delle configurazioni [7].

Ogni pixel implementa un circuito di front-end diviso in una parte analogica e una parte digitale. Quest'ultima include funzioni specifiche del pixel e funzioni condivise con pixel limitrofi.

L'elettronica analogica di un gruppo di 2×2 pixel è raccolta in un'area denominata "isola analogica" che ospita i quattro circuiti di front-end dei quattro pixel. Quest'isola è immersa in un "mare" digitale in cui l'elettronica relativa al processamento digitale dei segnali per tutti i pixel vicini è organizzata in modo da ottimizzare il comportamento del chip. In figura 2.1 è rappresentata una vista di una parte della superficie del chip, con le evidenti differenze tra il "mare" digitale e le "isole analogiche". Da un punto di vista logico i pixel sono organizzati in nuclei (chiamati "core") di 8×8 pixel.

2.1 Funzioni del chip e caratteristiche generali

Il chip processa il segnale in uscita dal pixel del sensore con una modalità che è descritta in modo qualitativo dallo schema in figura 2.2.

Nell'intervallo di tempo in cui il circuito è abilitato a produrre una risposta, un impulso di corrente proveniente dal sensore, la cui ampiezza supera la soglia di discriminazione produce un hit nel readout a cui sarà associata la misura del tempo di durata del segnale (time over threshold, ToT) valutata in unità di colpi di clock. Il livello di rumore all'ingresso del circuito di processamento del segnale definisce la minima soglia a cui è possibile operare e, quindi, la minima quantità di carica a cui il pixel è sensibile. Il chip RD53A contiene tre distinte implementazioni dell'elettronica analogica dei pixel, chiamate front-end (FE) lineare, differenziale e sincrono [8].

A causa dell'organizzazione in core dei pixel e per esigenza di architettura, due dei

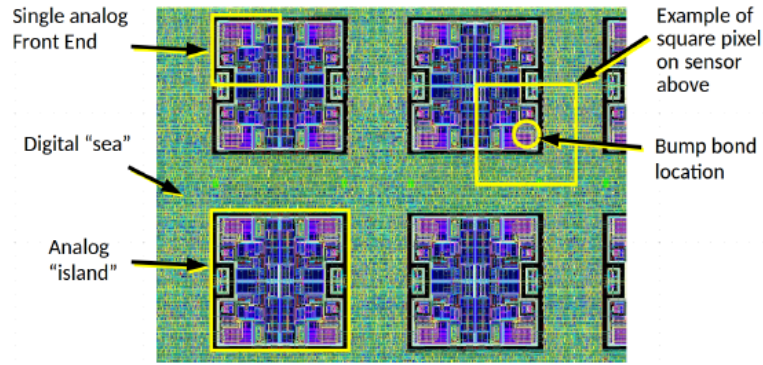


Figura 2.1: Schema elettronico della superficie del chip RD53A. La base, di colore verde, rappresenta il mare digitale mentre le isole analogiche sono rappresentate in blu. L'area di un singolo pixel è indicata dal riquadro giallo in alto a destra della figura [8]

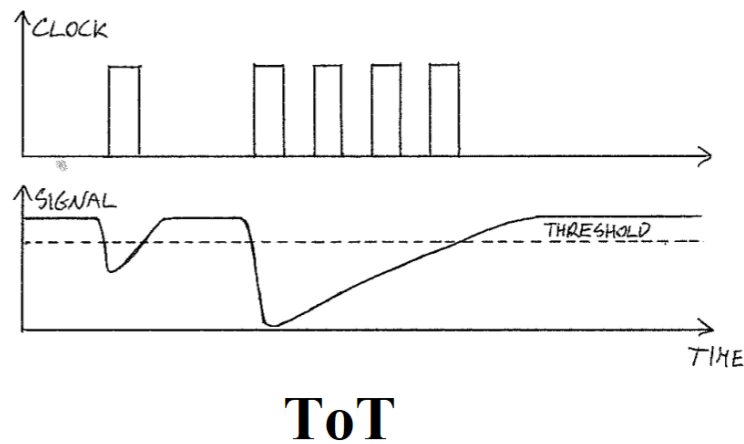


Figura 2.2: Rappresentazione grafica del principio di funzionamento di un pixel che misura la carica con la tecnica del time over threshold [9]

design hanno una larghezza corrispondente a 17 core e l'ultima una larghezza di 16 core. Le regioni lineari e differenziali, larghe 17 core, sono posizionate l'una accanto all'altra e in ultimo è posizionata la regione Sincrona. I segnali in uscita dal circuito analogico sono processati dalla parte digitale. Il formato dei dati in uscita è uguale per tutti i front-end nonostante esistano delle differenze anche nell'elettronica digitale. In figura 2.3 è rappresentata la segmentazione del prototipo RD53A nelle tre regioni relative ai diversi front-end.

Design lineare

Nel front-end lineare, rappresentato nella figura 2.4, il segnale del sensore è amplificato da un charge sensitive amplifier (CSA). Il segnale in uscita è discriminato da un comparatore che utilizza una soglia costruita a partire da un livello di tensione globale, distribuito a tutti i pixel del chip e successivamente regolato in modo fine attraverso un registro a 4 bit specifico del pixel. In questo modo si riesce a ottenere una equaliz-

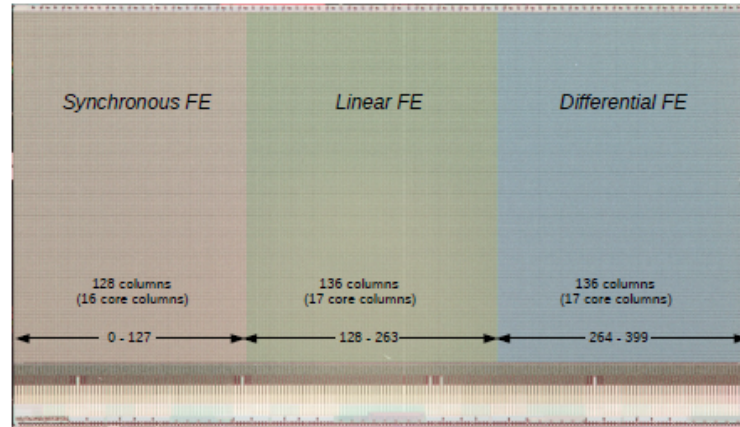


Figura 2.3: Schema di un chip RD53A con le relative regioni. Per ogni regione è indicato il range di colonne di pixel [8]

zazione fine della risposta dei pixel che compensa le differenze dovute alla inevitabile dispersione delle caratteristiche dei transistor con cui è realizzato il circuito. Il segnale in uscita dal comparatore, è processato dal contatore di ToT che funziona da time-to-digital converter del ToT. Il circuito è ottimizzato per una carica massima di 30000 elettroni e presenta un consumo complessivo di $4 \mu A$.

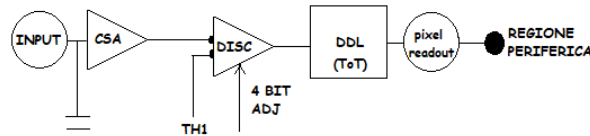


Figura 2.4: Schema del circuito per il front-end lineare

Design differenziale

Il circuito del front-end differenziale, rappresentato nel riquadro rosso della figura 2.5 è puramente analogico. Esso è costituito da un amplificatore, un precomparatore e un comparatore. La soglia globale è regolabile attraverso due tensioni applicate al pre-comparatore che fanno da offset tra i due rami di quest'ultimo. La soglia è, inoltre, regolata in modo fine in ogni pixel utilizzando aggiustatori a 4 bit per ogni ramo del comparatore. Solo un ramo alla volta è regolabile sia globalmente che localmente. Il pre-comparatore amplifica ulteriormente il segnale, lo discrimina e produce due uscite analogiche in tensione di polarità opposta che costituiscono l'ingresso differenziale del comparatore. L'uscita del comparatore è digitalizzata successivamente tramite un

contatore di ToT nella parte del circuito digitale.

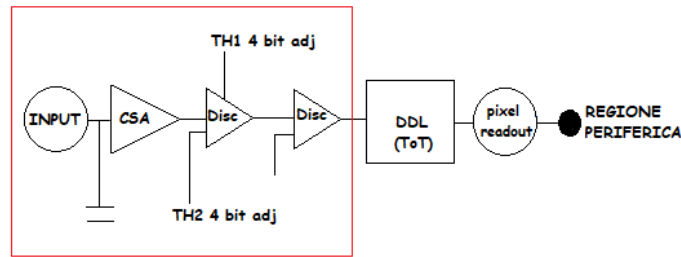


Figura 2.5: Schema del circuito per il front-end differenziale

Design Sincrono

Il circuito analogico sincrono utilizzato nell'ultima regione è rappresentato nella figura 2.6. Analogamente al front-end lineare, esso ha un amplificatore per il segnale in ingresso e un comparatore a cui è applicata una soglia globale. Il segnale in uscita dal comparatore, è digitalizzato per la misura del ToT. A differenza del front-end lineare l'aggiustamento di soglia, canale per canale, è effettuato da un circuito di auto regolazione.

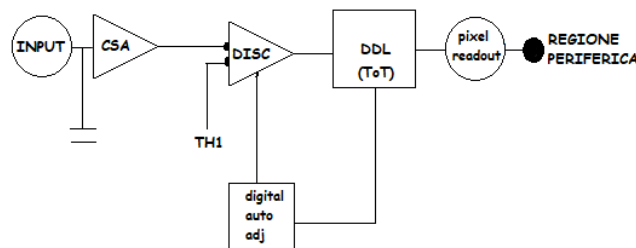


Figura 2.6: Schema del circuito per il front-end Sincrono

2.2 Tipiche procedure di tuning e test del chip RD53A

Il chip RD53A è un prototipo non ancora finalizzato per l'utilizzo ad LHC. Il suo scopo è quello di valutare diverse configurazioni elettroniche (ad esempio i tre tipi di front-end sopra descritti), in vista di un design definitivo.

La fase di qualifica del chip consiste nella misura dei parametri fondamentali sia per le singole regioni che per tutta la matrice. Tali test, necessari per verificare il funzionamento e la qualità del chip, sono: test digitale, test analogico, tuning di soglia globale, tuning fine di soglia dei pixel, scan di soglia e sintonizzazione globale dei preamplificatori [10].

Test digitale

L'obiettivo di queste procedure è testare la risposta della componente digitale dell'elettronica del chip, ossia il comportamento dei registri digitali globali e, anche, dei singoli pixel. In riferimento alle figure 2.4, 2.5 e 2.6, si inviano 100 impulsi sulle linee di uscita del discriminatore, cioè all'ingresso del circuito di read-out del singolo pixel, così ad imitare la risposta di quest'ultimo e si verifica quante volte ogni pixel risponde. Il test non valuta la performance o i parametri critici del pixel stesso ma si limita a verificare che tutti i pixel rispondano se sollecitati.

In figura 2.7 è rappresentata una mappa di occupazione di tutta la matrice di pixel

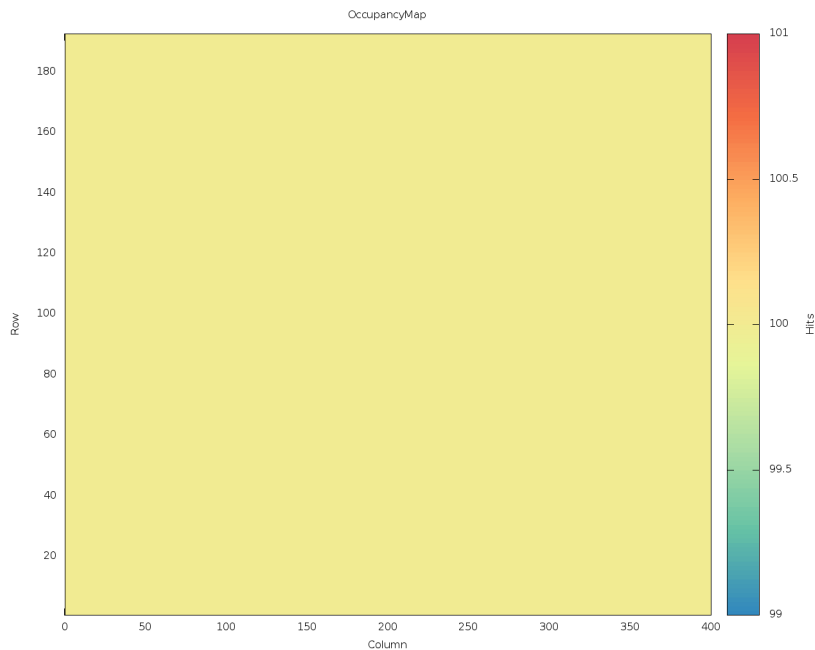


Figura 2.7: Esempio di una mappa di occupazione dopo uno test digitale ben riuscito [10]

del chip RD53A, ossia una mappa del numero di hit registrati da ogni pixel in un test digitale. Ogni bin di tale mappa corrisponde a un singolo pixel. Nell'istogramma bidimensionale è evidente che tutti i pixel hanno risposto 100 volte perchè il grafico a colore è uniformemente giallo, che, da legenda, corrisponde a una risposta pari a 100.

Test analogico

L'obiettivo del test analogico è di verificare il comportamento della componente analogica del pixel. Tale procedura consiste nell'iniezione di un segnale all'ingresso del

circuito analogico e nella lettura dei dati in uscita dal pixel. Un circuito di calibrazione, fornisce un segnale in ingresso che simula quello fisico. La procedura è ripetuta 100 volte.

In figura 2.8 è rappresentata una mappa di occupazione in uno test analogico per tutta

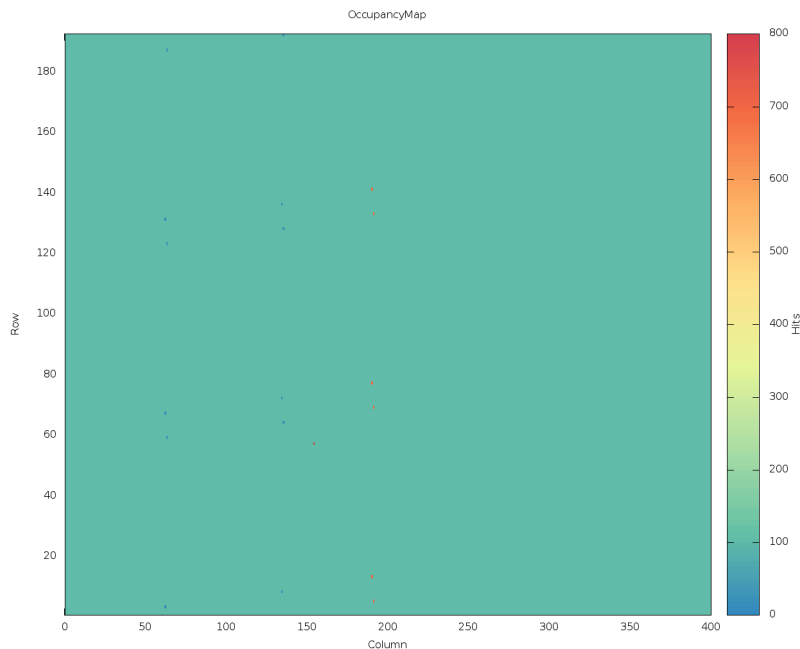


Figura 2.8: Esempio di una mappa di occupazione dopo un test analogico [10]

la matrice di pixel del chip RD53A. Dal plot si evince che la maggior parte dei pixel hanno risposto 100 volte, ma ci sono dei punti, corrispondenti a pixel isolati, che per un errore funzionale hanno risposto più di 100 volte, meno di 100 volte oppure non hanno mai risposto.

Tuning di soglia globale

L'obiettivo di questa procedura è definire il valore di tensione di soglia globale calibrando il registro corrispondente sul chip. In particolare, si vuole ottenere un livello di soglia di discriminazione corrispondente a un impulso di 1000 elettroni. Tale valore rappresenta un ragionevole compromesso dato che è abbastanza lontano dal rumore e abbastanza basso da non far perdere efficienza per la rivelazione di mip che attraversino il sensore letto dal chip.

Si effettua, quindi, una serie di run in successione, in cui si inietta un valore di carica costante e pari al livello di 1000 elettroni, diminuendo di volta in volta il parametro che controlla la soglia globale, partendo da valori elevati. Il loop si interrompe quando la metà dei pixel rispondono e la soglia corrispondente all'ultima ripetizione viene applicata come soglia globale che consentirà di discriminare impulsi superiori o inferiori alla carica di 1000 elettroni.

Tuning fine di soglia dei pixel

La regione differenziale e la regione lineare, hanno tra le componenti del circuito ana-

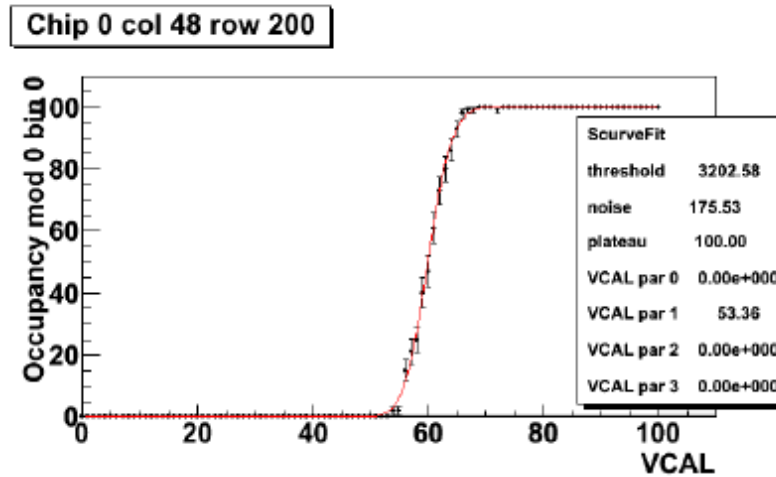


Figura 2.9: Curva S di un singolo pixel [11]

logico, un registro a 4 bit, che consente, una volta fissata la soglia globale con il test precedente, di effettuare il tuning fine della soglia del singolo pixel. L'obiettivo è di ridurre al minimo le differenze tra la soglia del singolo pixel e la soglia media del chip. Sulla regione sincrona, invece, non si effettua tale tuning dato che le soglie dei singoli pixel vengono controllate dinamicamente dal circuito di autoregolazione.

Scan di soglia

Una volta fissati i parametri dei registri che controllano la soglia globale e individuale dei pixel, è necessario misurare il valore effettivo di soglia che ciascun pixel applica. Per farlo, viene iniettato, mediante un circuito di calibrazione, un segnale all'ingresso del preamplificatore. La quantità di carica iniettata viene gradualmente aumentata (o diminuita) registrando la risposta dei pixel a ciascun valore. Per ogni pixel si ottiene una curva S, in cui sull'asse orizzontale rappresenta la quantità di carica iniettata e sull'asse verticale il numero di risposte fornite dal pixel.

In figura 2.9 si mostra, a scopo di esempio, una curva S per un pixel di un chip FEI4, un predecessore di RD53A utilizzato per la lettura dei pixel del "Insertable B-Layer", [12], lo strato più interno del rivelatore a pixel di ATLAS installato prima della presa dati del 2015. Dalla forma della curva si determina il valore di soglia per il pixel (corrispondente al valore della carica in ingresso per il quale il pixel produce un hit con una probabilità del 50%) e la dispersione della soglia, ossia l'intervallo di valori di carica in ingresso in cui il del pixel passa dalla condizione di inefficienza a quella di efficienza. L'ampiezza di questo intervallo dipende oltre che dal rumore in ingresso al circuito di amplificazione, che costituisce un limite alla risoluzione in energia del rivelatore, anche da fluttuazioni della carica di calibrazione inviata in ingresso. In figura 2.10 sono rappresentate le distribuzioni delle soglie di un pixel del chip RD53A, separate per i diversi front-end. Tali misure sono state effettuate dopo tutte le procedure di tuning descritte precedentemente. Si osserva che l'RMS delle distribuzioni è di 85,7 elettroni per la regione sincrona, 98,0 per la regione lineare, 36,4 per la regione differenziale e 88,8 per tutta la matrice. Pertanto, grazie alle procedure di tuning, si è riusciti ad ottenere una uniformità della soglia su tutto il chip entro il 10% del valore medio regolato a 1000e.

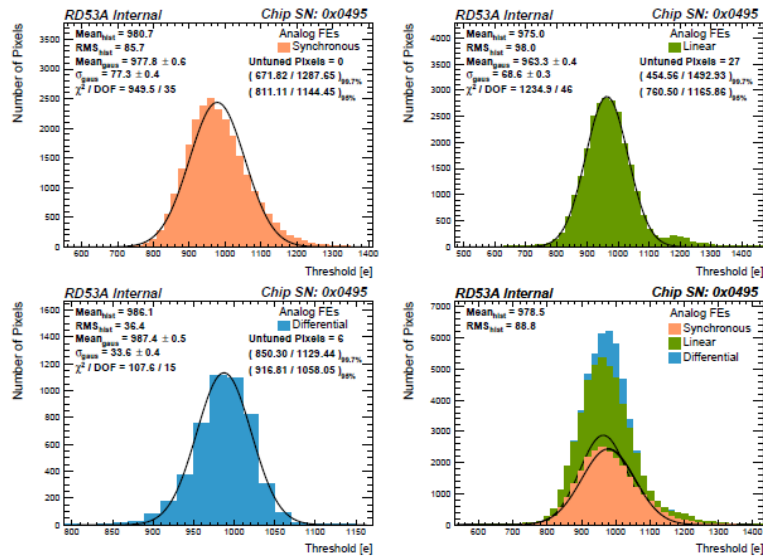


Figura 2.10: Distribuzioni di soglia per i pixel di un chip RD53A misurate dopo le procedure di tuning.

Sintonizzazione globale dei preamplificatori

Come anticipato, il ToT dipende dalla forma del segnale e in particolare dipende da quanto tempo esso impiega per tornare sotto soglia, come si evince dalla figura 2.2, dove il segnale è approssimato con una forma triangolare. Nel chip RD53A, per ogni pixel, la lunghezza di questo intervallo temporale è misurata in unità di colpi di clock. La misura del ToT è immagazzinata in una parola di 4 bit, pertanto può variare da 0 a 15. L'obiettivo di questa procedura di tuning è equalizzare la risposta in ToT di tutti i pixel, scegliendo la pendenza con cui il segnale torna sotto soglia in modo tale che un impulso corrispondente a 10.000 elettroni produca una misura di ToT, pari a 8, valore che è al centro dell'intervallo disponibile. L'equalizzazione è effettuata per segnali di 10.000 elettroni, perchè tale valore risulta uguale al valore tipico del numero di ionizzazioni prodotte al passaggio di una mip nel sensore.

Capitolo 3

Primi test di lettura di un chip RD53A

Questo capitolo presenta alcune misure condotte nel laboratorio "Costruzioni grandi apparati" della sezione INFN di Lecce e del Dipartimento di matematica e fisica dell'Università del Salento. Le misure, effettuate sul primo prototipo di RD53A arrivato a Lecce, avevano lo scopo primario di testare la catena di lettura, trasmissione ed elaborazione dei dati in uscita dal chip, utilizzando un setup organizzato in laboratorio. Esse rappresentano un primo esercizio del sistema di test e certificazione di qualità che opererà di routine nei prossimi anni allo scopo di certificare i rivelatori a pixel che saranno installati nel cuore di ATLAS per l'ultimo run ad alta luminosità di LHC.

I dati sono stati acquisiti senza preoccuparsi di effettuare procedure di tuning del chip. Allo stesso modo non è stata effettuata alcuna regolazione di parametri dei registri che definiscono i valori ottimali della bassa tensione di alimentazione dell'elettronica, nè di altri parametri che potenzialmente incidono sul circuito di calibrazione responsabile della iniezione di carica.

Il test discusso in questo elaborato consiste nell'osservazione della risposta del chip al variare della carica iniettata. In ogni run ciascun pixel riceve 100 segnali di calibrazione in corrispondenza dei quali vengono generati segnali di trigger per la lettura dei dati prodotti dalla matrice di pixel.

Il chip è posizionato su una PCB (circuito stampato) a cui è connesso elettricamente tramite wire bonds. La PCB è alimentata da un generatore di tensione ed è connessa a una scheda di lettura basata su un FPGA (Field Programmable Gate Array ¹). Una scheda intermedia, chiamata Pileup permette di interfacciare l'FPGA con la PCB del chip; il tutto è connesso a un computer che utilizza il software di controllo e acquisizione dati, chiamato Yarr. In figura 3.1 è rappresentato il chip alloggiato sul PCB.

Il software Yarr [13] è un framework di interfaccia con il chip. Tramite Yarr è possibile comunicare con il rivelatore, ed acquisirne i dati di output. Yarr è stato scritto con la filosofia di eseguire il più possibile della logica nel processore del PC di acquisizione, anziché nel FPGA della scheda di readout. L'esecuzione di specifiche funzioni in Yarr è definita attraverso un file di configurazione in formato json.

¹FPGA: dispositivo hardware costituito da una matrice di circuiti logici elementari interconnessi e riprogrammabili attraverso la scrittura di codici (chiamati firmware) in opportuni linguaggi. Attraverso il firmware, si stabiliscono le funzionalità dell'hardware specifiche per l'applicazione.

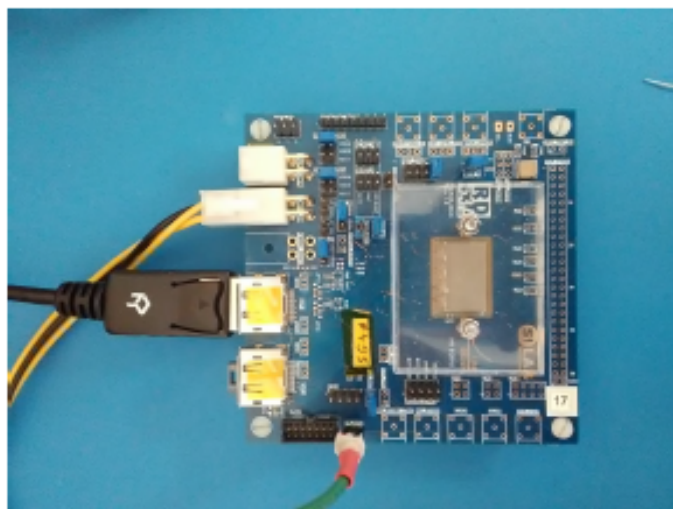


Figura 3.1: Il chip RD53A (sotto il vetrino di protezione) alloggiato su una PCB che ne garantisce la connessione con il PC di acquisizione, l'alimentazione e il monitoraggio dei parametri ambientali, come la temperatura.

3.1 Acquisizione dati

Tramite il software Yarr sono stati effettuati diversi run utilizzando un opportuno file di configurazione del loop di acquisizione. Esso gestiva la lettura dei dati di ogni pixel del chip in seguito all'invio di 100 trigger. In ciascun run, inoltre, si effettuava l'iniezione di una carica all'ingresso del circuito analogico, impostando nel file di configurazione il valore del parametro `InjVCaldiff`. Una unità di `InjVCaldiff` corrisponde all'iniezione analogica di circa 10 elettroni. Il valore di default è di 1002 e per effettuare il test manualmente sono stati inseriti i seguenti valori: 250, 500, 600, 750, 900, 1000, 1200, 1500, 3000.

I dati in uscita dal chip sono stati processati allo scopo di validare il setup di acquisizione e di verificare la funzionalità minima attesa dal chip precedentemente a ogni procedura di tuning. Alcuni risultati esemplificativi sono discussi nel prossimo paragrafo.

3.1.1 Risultati

3.1.2 Mappe di occupazione

Per prima cosa si è costruita la mappa degli hit registrati dai pixel del chip per ciascun valore di carica iniettata. Una selezione di mappe di hit è mostrata nelle figure 3.2, 3.3, 3.4 e 3.5.

Ogni bin dell'istogramma bidimensionale corrisponde alla posizione di un singolo pixel e sull'asse z è rappresentato (con il codice di colore) il numero di hit letti. Questo numero varia da pixel a pixel a seconda che il segnale iniettato risulti sopra soglia oppure no. I valori si distribuiscono nell'intervallo che va da 0 a 100 perchè la risposta del chip è letta in corrispondenza di 100 trigger.

Nella mappa relativa all'iniezione di carica equivalente a 2500e (fig: 3.2) è evidente che le regioni sincrona e lineare, tranne che per alcuni sporadici pixel, non producono segnale il che indica che la soglia di queste due regioni è più alta della carica inviata in ingresso. Per quanto riguarda la regione differenziale, invece, diversi pixel rispondono con un numero di hit compreso tra 0 e 100.

Nella mappa in figura 3.3 relativa a un'iniezione equivalente a 6000e si osserva una

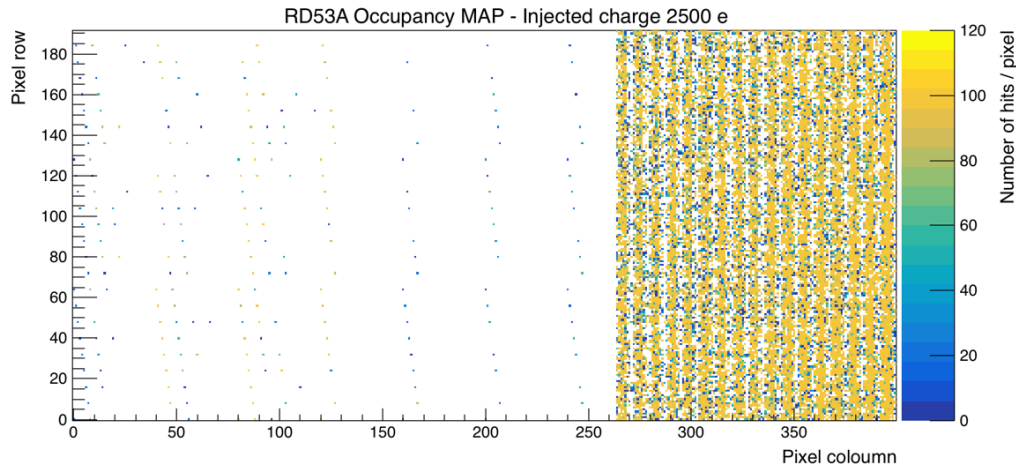


Figura 3.2: Mappa di occupazione per una carica iniettata corrispondente a 2500 elettroni

certa capacità di risposta in tutte e 3 regioni.

La regione differenziale è quella in cui la maggior parte dei pixel risponde 100 volte, anche se è presente un numero consistente di pixel che non ha mai prodotto un segnale.

Un numero estremamente minore di pixel, invece, risponde circa 40/50 volte. Per quanto riguarda la regione lineare, oltre a presentare una colonna di pixel che non ha mai prodotto hit (numero 155), si osserva che pochi pixel hanno risposto 100 volte, mentre la maggior parte di essi ha rilevato un numero di segnali variabile tra 0 e 50 in corrispondenza dei 100 trigger.

La regione sincrona, infine, presenta pochi pixel non attivi e gli altri rispondono con uguale probabilità al 100% dei trigger o al 50%.

Nella mappa di figura 3.4 relativa alla carica equivalente di 12000e si osserva che i pixel del chip rispondono molto più frequentemente. La mappa degli hit della regione lineare mostra un numero di risposte uniforme pari a 100 con l'eccezione di due pixel. Anche in questo caso la colonna 155 non produce hit, il che suggerisce che per tale colonna ci potrebbe essere un cattivo funzionamento della catena di read-out. La carica in entrata, per i pixel della regione differenziale, risulta quasi sempre sopra soglia, eccetto per alcuni pixel che non hanno dato alcuna risposta e per pochi altri che hanno rilevato il segnale circa la metà delle volte. Per la regione sincrona, gran parte dei pixel ha risposto tutte le volte, ma una componente consistente ha visto il segnale sopra

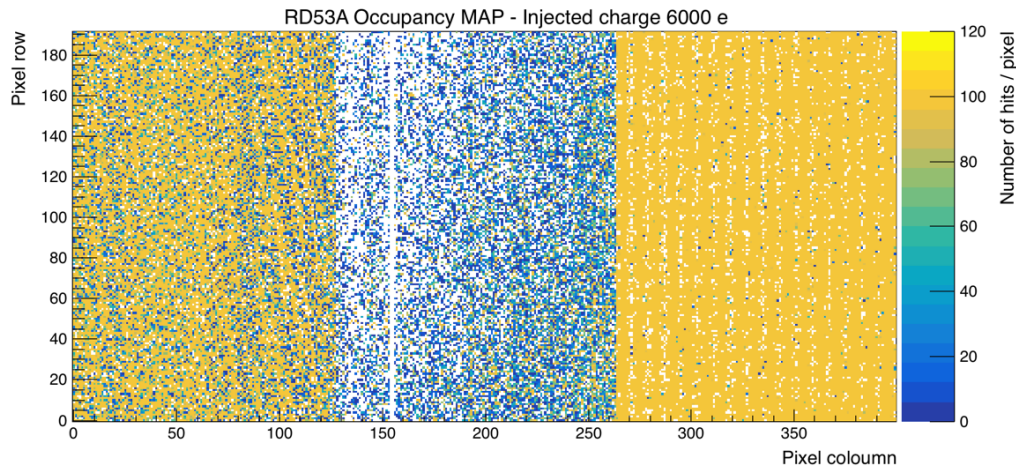


Figura 3.3: Mappa di occupazione per una carica iniettata corrispondente a 6000 elettroni

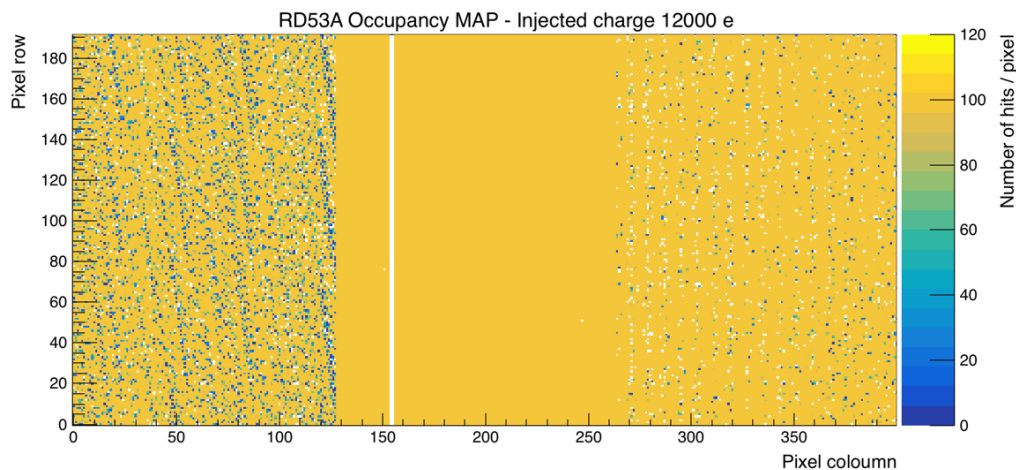


Figura 3.4: Mappa di occupazione per una carica iniettata corrispondente a 12000 elettroni

soglia circa 50 volte. La regione, inoltre, presenta pixel che risultano sempre inattivi.

Nella mappa della figura 3.5) che corrisponde a una carica equivalente a 30000e e la risposta del chip è analoga al caso precedente. Aumenta, come ci si aspetta, il numero di pixel che producono hit per il 100% dei trigger.

Da tali mappe di occupazione si può notare, allora, che la regione Sincrona risulta essere quella più critica per quanto riguarda la distribuzione dei valori della soglia applicata dai pixel, che la regione lineare presenta un errore nella catena di read out corrispondente alla colonna 155 e che nella regione differenziale una certa frazione di pixel sembra avere un valore di soglia abbastanza basso.

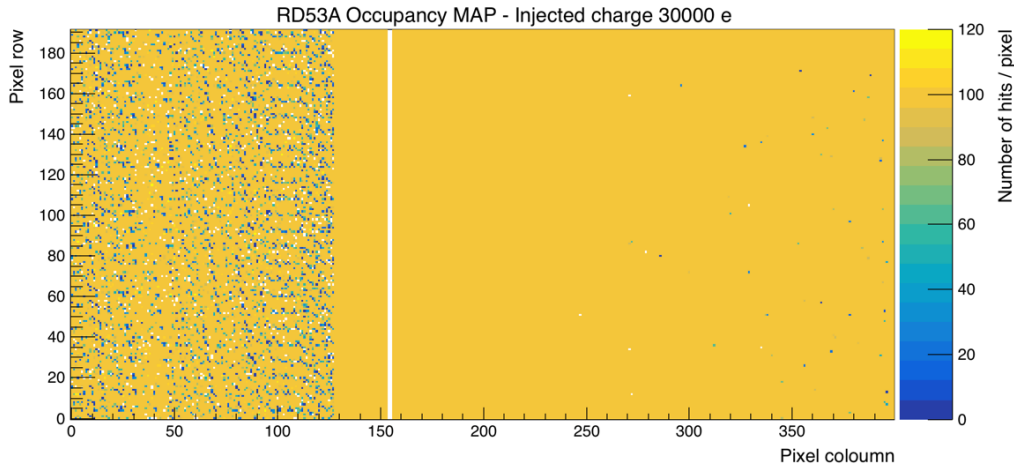


Figura 3.5: Mappa di occupazione per una carica iniettata corrispondente a 30000 elettroni

3.1.3 Studio della soglia

In figura 3.6 è rappresentato il rapporto tra il numero di hit complessivi registrati dai pixel di ciascun front-end e il numero trigger inviati in quella regione.

L'errore sul numero di hit normalizzato ai trigger totali (che sono un numero fissato) è attribuito assumendo fluttuazioni binomiali dei conteggi. Nel caso specifico l'errore risulta essere piccolo, dell'ordine di 10^{-5} o 10^{-4} , pertanto sulla scala della figura, esso non risulta apprezzabile. Questo grafico rappresenta un effetto cumulativo delle curve S di tutti i pixel del chip. La forma delle curve fornisce delle indicazioni sui valori di soglia impostati per i vari pixel, che, nelle condizioni di presa dati, non erano controllate e pertanto potevano variare su un intervallo molto ampio di valori. Dalla figura si può osservare che nella regione lineare la transizione dalla condizione di inefficienza a quella di efficienza dei pixel avviene in un intervallo abbastanza stretto dei valori di carica iniettata. È anche evidente che il valore medio della soglia della regione lineare risulta più alto di quelli osservati nella regione differenziale e sincrona. Infine i valori delle soglie dei pixel con front-end differenziale sono mediamente più bassi rispetto alle altre regioni.

Un altro modo di guardare alla risposta dei pixel nei vari run è discussa qui nel seguito. Per ogni regione e per ogni valore della carica iniettata, si è osservato quanti pixel rispondono con una certa frequenza in rapporto al numero di trigger. La distribuzione della percentuale di risposta dei pixel è rappresentata nelle figure 3.7, 3.8 e 3.9, rispettivamente per la regione differenziale, lineare e sincrona. Questi grafici tridimensionali sono ottenuti dalle mappe di occupazione e mostrano, per ogni carica, la distribuzione del numero di hit per trigger (compreso tra 0% e 100%) valutato contando i pixel che rispondono con una specifica frequenza ai trigger, in bin di ampiezza 2%.

Ad esempio, per la regione differenziale, circa 7000 dei 27000 pixel hanno risposto 100 o 99 volte per una carica pari a 2500 elettroni.

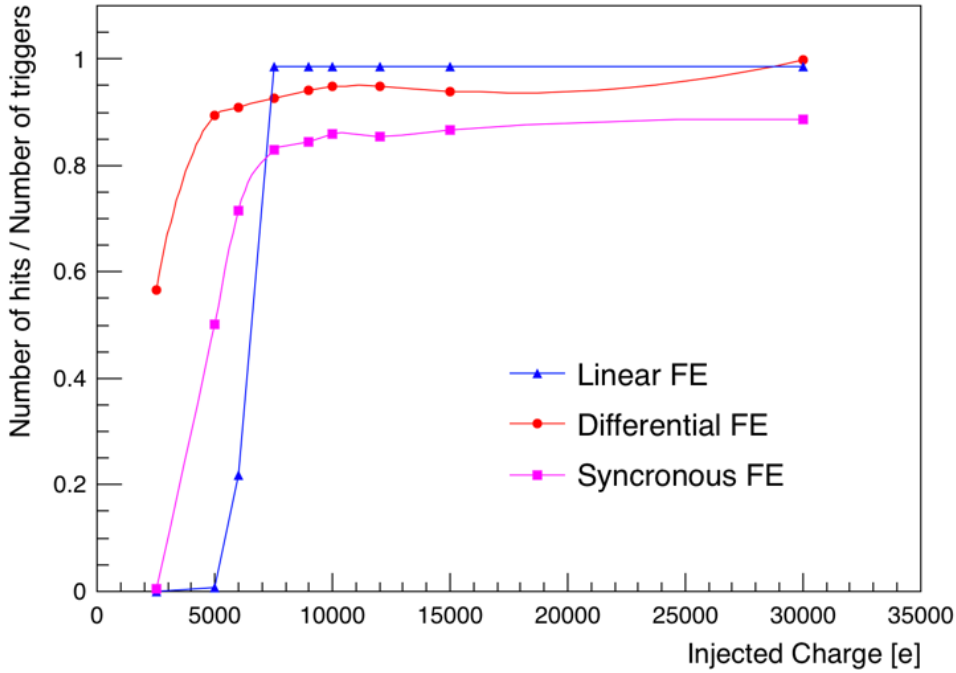


Figura 3.6: Numero di hit registrati normalizzato al numero di trigger in funzione della carica iniettata.

A partire dalle medie delle distribuzioni delle frazioni di hit per trigger, rappresentate nella figura 3.7, 3.8 e 3.9, si è eseguito un fit utilizzando la distribuzione di Fermi e valutando tre parametri: il primo è il valore di plateau della curva S, il secondo rappresenta il valore di carica corrispondente al 50% dell'altezza massima della curva S e, in ultimo, il terzo parametro è la distanza, sull'asse delle ascisse, tra i valori di carica per i quali il numero di pixel che rispondono passa dal 10% al 90%, cioè $p_3 = x_{90\%} - x_{10\%}$. Tale parametrizzazione è rappresentata nella figura 3.10. L'errore associato al numero medio di hit per trigger è l'errore sulla media delle distribuzioni delle figure 3.7, 3.8 e 3.9, cioè il rapporto tra l'RMS della distribuzione e la radice del numero di entries:

$$\sigma = RMS / \sqrt{N_{entries}}; \quad (3.1)$$

Tale errore risulta essere piccolo, cioè dell'ordine di 10^{-2} o 10^{-1} , nonostante l'RMS sia grande, a causa dell'elevato numero di pixel in ogni regione del chip. Perciò il fit, che presenta una probabilità del χ^2 molto bassa, non è adeguato a fornire una stima dell'incertezza statistica sui parametri delle funzioni che, tuttavia, descrivono l'andamento di massima dei dati.

In figura 3.11, sono rappresentate le derivate delle distribuzioni di Fermi mostrate in figura 3.10 rispetto ai valori della carica iniettata. Ciascuna curva presenta un picco, che corrisponde al valore più frequente di soglia, espressa in numero di elettroni, in corrispondenza del quale, in figura 3.10, l'altezza della curva S è il 50% del massimo. L'RMS (o deviazione standard) delle distribuzioni rappresenta la dispersione dei valori della soglia di discriminazione dei pixel osservata nella condizione operativa in cui il chip si trovava al momento del test.

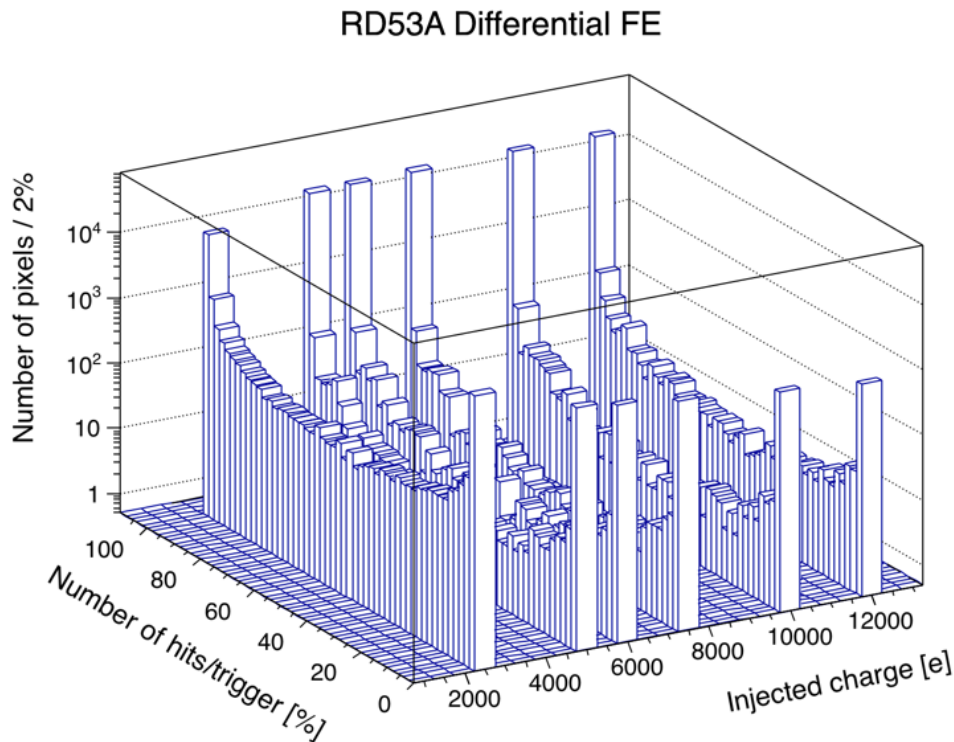


Figura 3.7: Distribuzione del numero hit per trigger in funzione della carica iniettata, per il front-end differenziale

3.1.4 Distribuzione del Time Over Threshold

Per ogni valore della carica iniettata, si sono costruite le distribuzioni del Time over Threshold regione per regione. Esse sono illustrate, per la regione differenziale, sincrona e lineare, rispettivamente nelle figure 3.12, 3.13 e 3.14.

Le distribuzioni risultano molto larghe e apparentemente limitate al valore di ToT pari a 8. In assenza di una comprensione della configurazione complessiva del chip, è difficile identificare la ragione di questo comportamento.

Il grafico in figura 3.15 mostra i valori medi delle distribuzioni del ToT osservati per i vari front-end, in funzione delle cariche iniettate. L'errore riportato rappresenta la deviazione standard della distribuzione del ToT.

3.2 Conclusioni

I dati raccolti hanno permesso di esercitare l'intera catena di lettura di un chip RD53A. La presa dati è stata effettuata al puro scopo di verificare la capacità di lettura del chip, in una condizione in cui lo stato dei vari registri non era noto e quindi la risposta complessiva del chip non era prefigurabile. L'analisi dei dati, pertanto, non mira a misurare la performance del chip ma piuttosto a fornire delle indicazioni sullo stato del chip durante la presa dati. Le principali informazioni che è possibile estrarre dai dati sono riassunte di seguito.

Il valore medio della soglia per i pixel delle tre regioni con i front-end differenti risulta diverso: esso è pari a circa 2000e per il front-end differenziale, mentre è vicino a 5000e

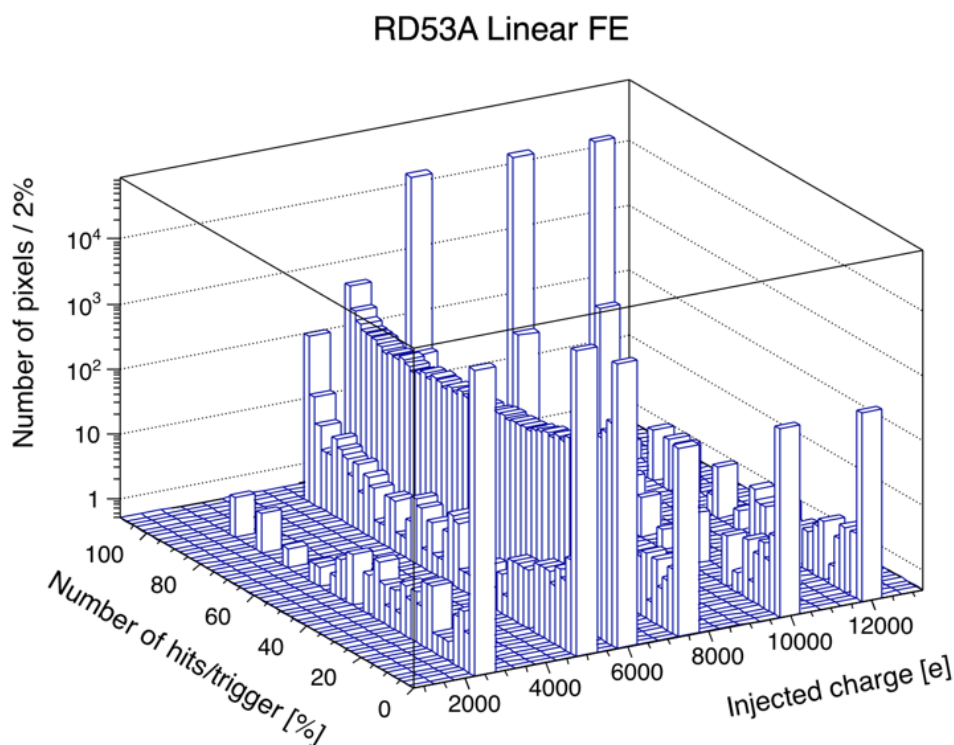


Figura 3.8: Distribuzione del numero hit per trigger in funzione della carica iniettata, per il front-end lineare

e 6000e rispettivamente per i front-end sincrono e lineare. Inoltre la dispersione dei valori di soglia attorno alla media è molto alta: 500e per il front-end lineare 1700e e 1100e rispettivamente per i front-end differenziale e sincrono.

Tale dispersione risulta essere grande rispetto a quella osservata dopo le sintonizzazioni sul chip, poichè le risposte dei pixel non risultano equalizzate dalla procedura di tuning. Le sintonizzazioni, infatti, riducono al minimo la dispersione sul chip e equalizzano le risposte dei singoli pixel, come si osserva dalla figura 2.10. Essa mostra la distribuzione delle soglie dopo gli scan e le sintonizzazioni descritte nel capitolo precedente, così che le risposte dei pixel risultano ottimizzate, equalizzate e la dispersione è contenuta entro 98e, 36e e 86e per i front-end lineare, differenziale e sincrono rispettivamente.

Infine, si osserva che il valore medio di time over threshold misurato cresce all'aumentare della carica iniettata per ogni front-end. Tuttavia, la larghezza delle distribuzioni e la saturazione apparente a valori grandi di carica suggeriscono che la configurazione dei registri che regolano la calibrazione del ToT è lontana dalla condizione ottimale.

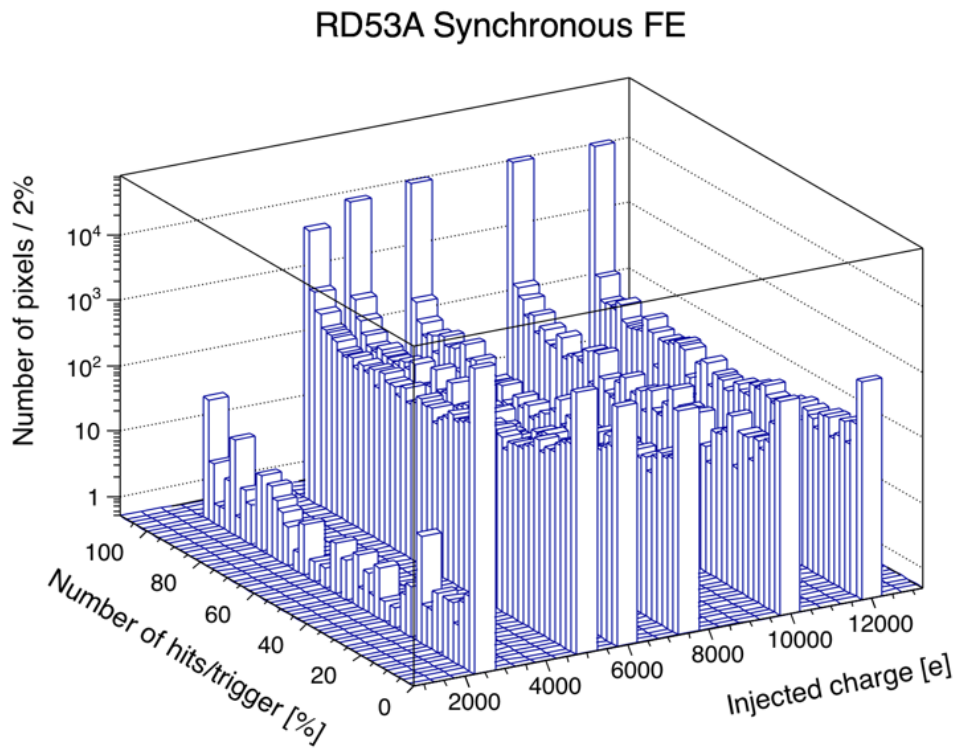


Figura 3.9: Distribuzione del numero hit per trigger in funzione della carica iniettata, per il front-endsincrona

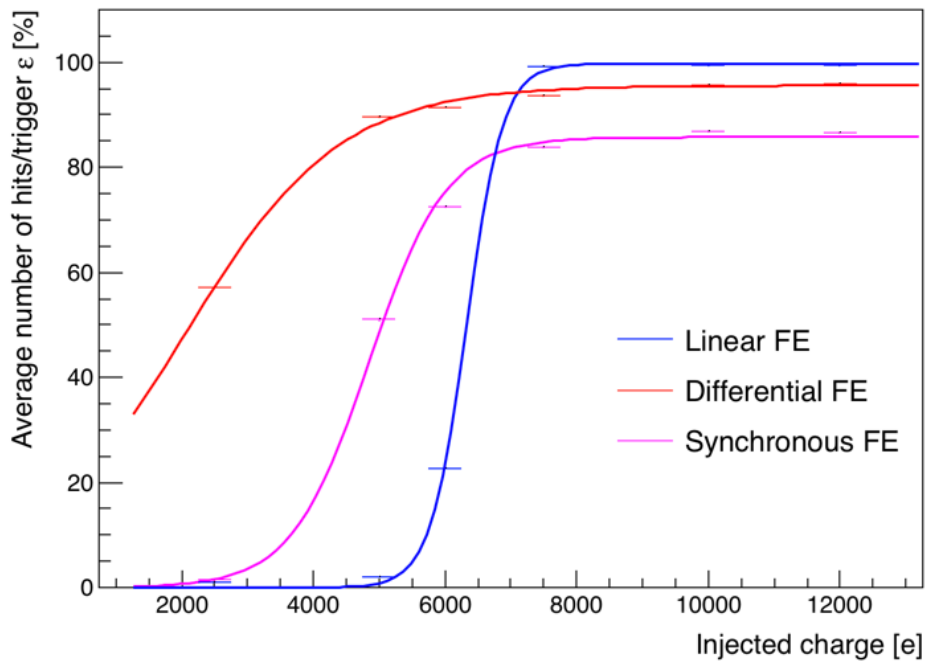


Figura 3.10: Andamento del numero di hit per trigger in funzione della carica iniettata.

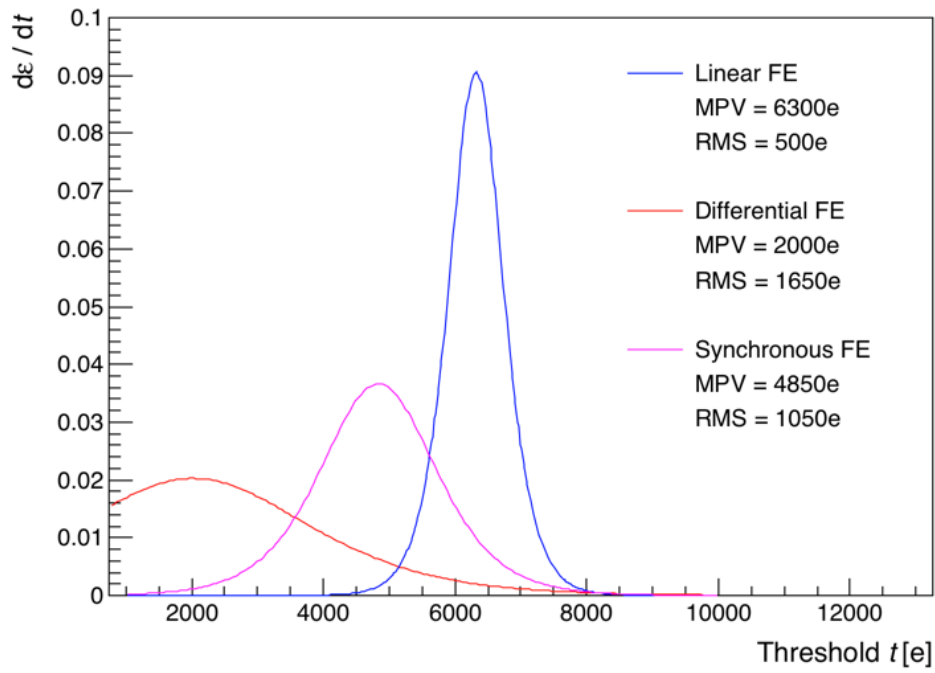


Figura 3.11: Distribuzione di soglia

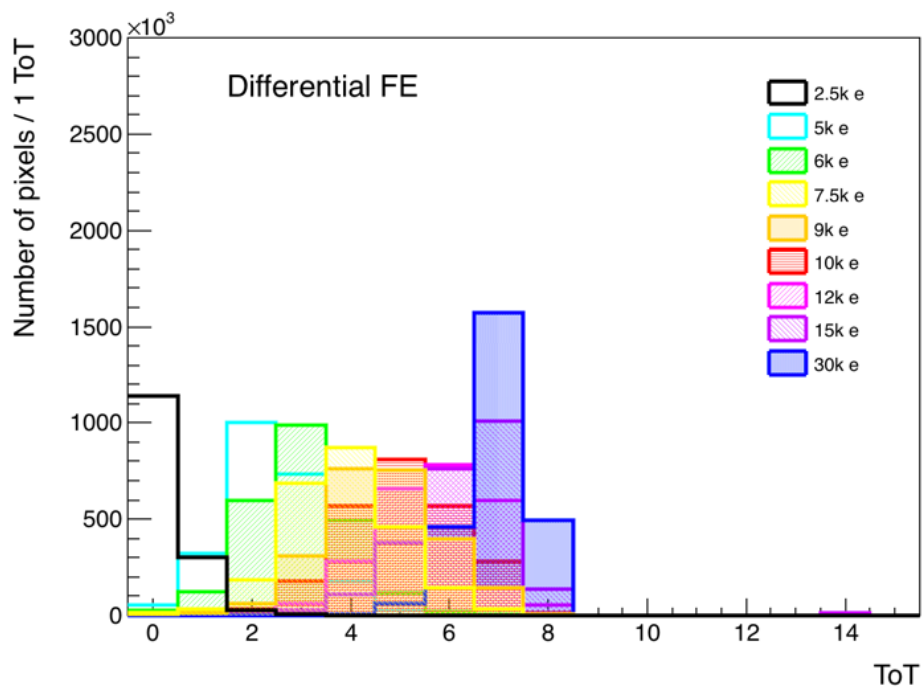


Figura 3.12: Distribuzione del ToT per la regione differenziale

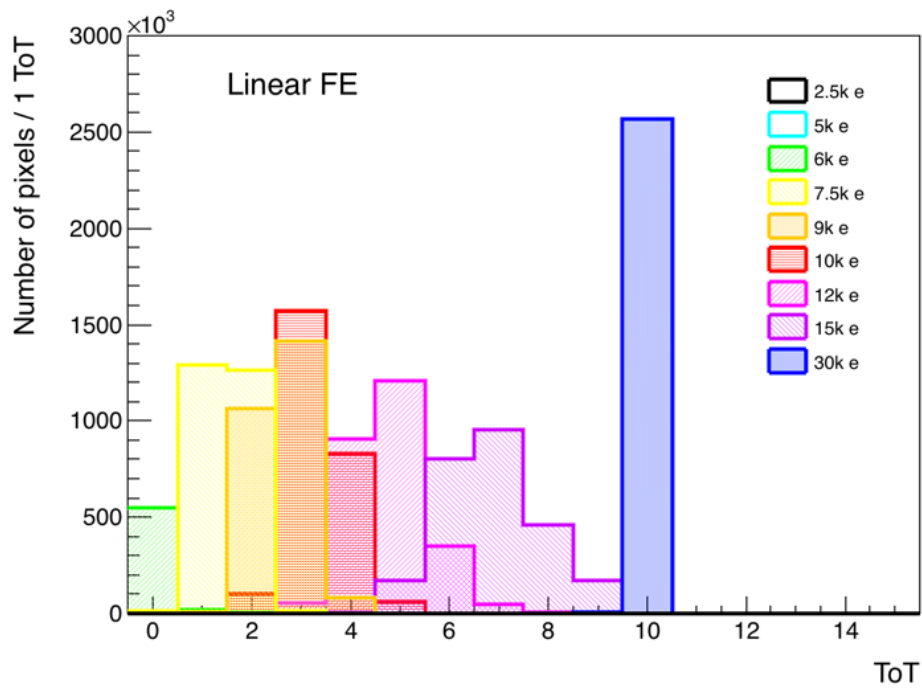


Figura 3.13: Distribuzione del ToT per la regione lineare

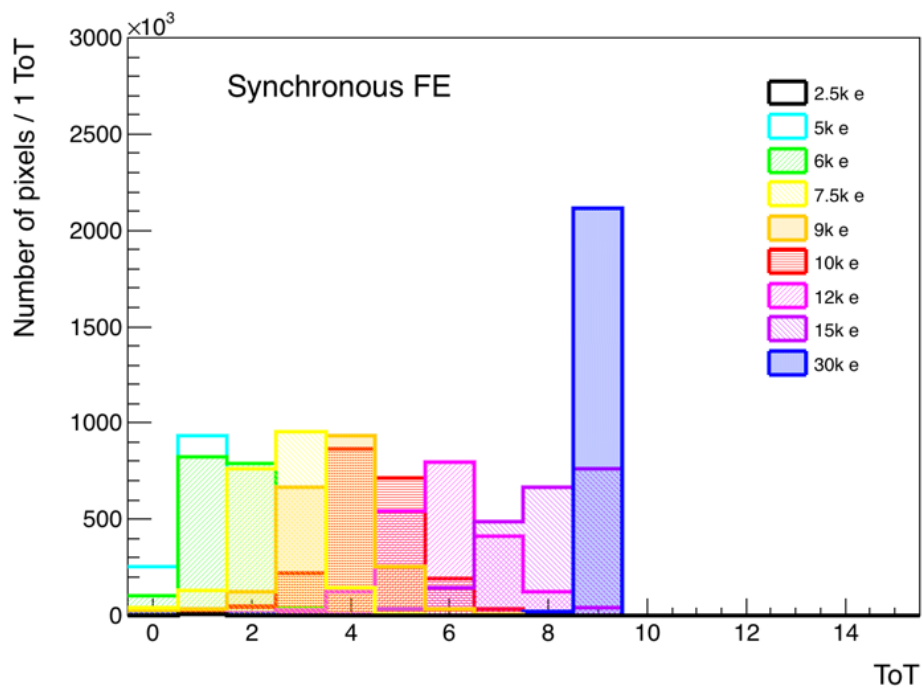


Figura 3.14: Distribuzione del ToT per la regione sincrona

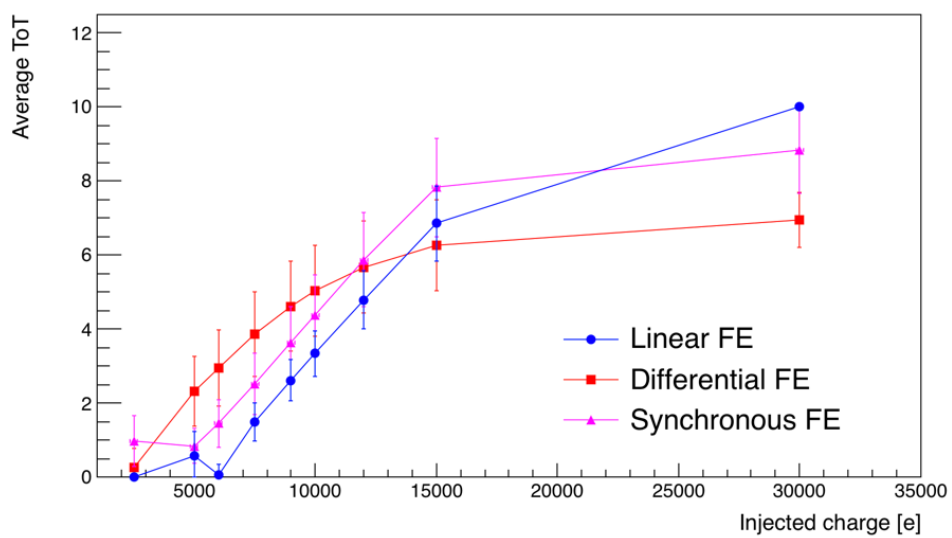


Figura 3.15: Andamento del valor medio del ToT in funzione della carica iniettata

Bibliografia

- [1] Lyndon Evans and Philip Bryant "2008 JINST 3 S08001" url: [https : //home.cern/science/accelerators/large – hadron – collider](https://home.cern/science/accelerators/large-hadron-collider)
- [2] Paolo Giacomelli "Rivelatore a pixel, WEB INFN", url: [https : //web.infn.it/cms/index.php/tracciatore/rivelatore – a – pixel](https://web.infn.it/cms/index.php/tracciatore/rivelatore-a-pixel)
- [3] L.Rossi, P.Fisher, T.Rohe, N.Wermes. "Pixel Detector From Fundamentals to Application." Springer Berlin Heidelberg New York, cap 2, 3-540-28332-3.
- [4] W.R.Leo. "Techniques for Nuclear and Particle Physics Experiments: a how-to approach" Springer, Verlag, Berlin Heidelberg (1987) 978-3-540-57280-0, cap 2-3.
- [5] ATLAS Collaboration "The ATLAS Experiment at the CERN Large Hadron Collider," JINST 3 (2008) S08003
- [6] CMS Collaboration, "The CMS Experiment at the CERN LHC," JINST 3 (2008) S08004
- [7] ATLAS Collaboration, *Addendum, ATLAS-TDR-19-ADD-1, 2012*,url: [https : //cds.cern.ch/record/1451888](https://cds.cern.ch/record/1451888).
- [8] RD53 Collaboration, "The RD53A Integrated Circuit", version 3.51, August 19, 2019, CERN-RD53-PUB-17-001,url: [https : //cds.cern.ch/record/2287593](https://cds.cern.ch/record/2287593)
- [9] E.J.Schioppa. "The color of X-Rays Spectral X-ray computed tomography using energy sensitive pixel detectors" Tesi di Dottorato, Università di Amsterdam (2014).
- [10] Scan Console for RD53A, *YARR Docs RD53A*,url: [https : //yarr.readthedocs.io/en/latest/rd53a/](https://yarr.readthedocs.io/en/latest/rd53a/)
- [11] A.Gaudiello "Studio di Rivelatori a Pixel di nuova generazione per il Sistema di Tracciamento di Atlas" Tesi di Laurea Magistrale, Università degli studi di Genova (2013)
- [12] ATLAS Collaboration, "ATLAS Insertable B-Layer Technical Design Report Addendum", ATLAS-TDR-19-ADD-1, 2012, url: [https : //cds.cern.ch/record/1451888](https://cds.cern.ch/record/1451888)
- [13] YARR: Yet another Rapid Readout, *YARR Docs*,url: [https : //yarr.readthedocs.io/en/latest/](https://yarr.readthedocs.io/en/latest/)